

04/01-0-271

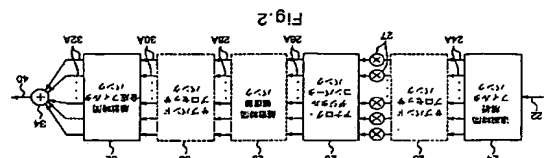
(19)日本国特許庁 (J P) (12) 公表特許公報 (A) (11)特許出願公表番号
特表平10-507891
(43)公表日 平成10年(1998) 7月28日

(5)IntCl. ⁴	類別記号	P I
H03M 1/08		H03M 1/08 A
G10L 7/04		G10L 7/04 Z
H03H 17/02	613	H03H 17/02 613C
	615	615E
	641	641N

審査請求 未請求	予備審査請求 有 (全 39 頁) 最終頁に続く
(21)出願番号 特願平9-514143 (86) (22)出願日 平成7年(1995)10月19日 (85)補正文提出日 平成9年(1997)4月21日 (80)国際出願番号 PCT/US95/13916 (87)国際公開番号 WO96/13097 (87)国際公開日 平成8年(1996)5月2日 (31)優先権主張番号 08/326, 474 (32)優先日 1994年10月20日 (33)優先権主張国 米国 (US) (87)優先権主張国 EP(AT, BE, CH, DE, DK, ES, FR, GB, GR, IE, IT, LU, M C, NL, PT, SE), CA, JP (71)出願人 マサチューセッツ・インスティテュート・オブ・テクノロジー アメリカ合衆国02139マサチューセッツ州ケンブリッジ、マサチューセッツ・アベニュー 77番 (72)発明者 ベラスケス、スコット・アール アメリカ合衆国02144マサチューセッツ州サマービル、チェスター・ストリート・ナンバ-4、30番 (74)代理人 井理士 青山 森 (外2名)	

(54) [発明の名称] ハイブリッドフィルタバンクアナログ/デジタルコンバータ

(57) [要約]
ハイブリッドフィルタバンクアナログ・デジタルコンバータは、連続時間解析フィルタと、離散時間合成フィルタを含む。上記連続時間解析フィルタは、連続時間広帯域入力信号を連続時間サブバンド信号に分割する。アナログ・デジタルコンバータバンクは、複数のサブバンド信号を低いデータレートで量子化する。アップサンプリングのバンクは、量子化されたサブバンド信号のデータレートを増加させる。離散時間合成フィルタのバンクは、アップサンプリングされたサブバンド信号を処理して、連続時間サブバンド信号の離散時間近似である複数の信号を発生する。上記サブバンド信号は、連続時間広帯域入力信号の離散時間近似である離散時間広帯域信号に再合成してもよい。線形性の調整、アナログ・デジタルコンバータの不整合及び量子化雑音は、周波数バンドの間で分散される。これによって解像度を増大させる。システムはまた、アナログ・デジタルコンバータにおける非線形動作を補償するための補償器を含んでもよい。上記補償されたサブバンド信号の別の処理のための特定アプリケーションのプロセッサを含んでもよい。変形の装



【特許請求の範囲】

1. 連続時間と離散時間との間で信号を変換するためのシステムであって、広帯域入力信号を第1のサブバンド信号に分割するための解析フィルタバンクと、
上記第1のサブバンド信号を第2のサブバンド信号に変換するためのアナログ/デジタル変換器の交換器バンクと、
上記第1のサブバンド信号の変換された近似である第3のサブバンド信号が発生するように上記第2のサブバンド信号を再構築するための合成フィルタバンクとを備え、
上記解析バンクと上記合成バンクのうちの1つは連続時間フィルタを備え、その他の離散時間フィルタを備えたシステム。
2. 連続時間信号を離散時間信号に変換するための請求項1記載のシステムにおいて、
連続時間広帯域入力信号を第1のサブバンド信号に分割するための連続時間解析フィルタのバンクと、
上記第1のサブバンド信号を第2のサブバンド信号に量子化するためのアナログ・デジタル変換器のバンクと、
上記第2のサブバンド信号のデータレートを調整するためのレート変換器のバンクと、
連続時間サブバンド信号の離散時間近似である第3のサブバンド信号が発生されるように、上記第2のサブバンド信号を再構築するための離散時間合成フィルタのバンクとを備えたシステム。
3. 請求項2記載のシステムにおいて、
アナログ・デジタルコンバータにおける非理想的なアナログ動作を補償するための離散時間補償器のバンクをさらに備えたシステム。
4. 先行する請求項2又は3のうちの1つに記載のシステムにおいて、
サブバンド処理は、上記アナログ・デジタルコンバータが上記第1のサブバンド信号を量子化する前、又は後、もしくは前及び後の両方で実行されるシステム。

5. 先行する請求項に記載のシステムにおいて、
上記第3のサブバンド信号を、上記広帯域入力信号の変換された近似である広帯域出力信号に再合成するための加算器をさらに備えたシステム。
6. 先行する請求項に記載のシステムにおいて、
上記解析フィルタと上記合成フィルタは、上記システムの歪関数が完全な遅延値に収束するとともに、上記システムのエイリアジング関数がゼロに収束するよううに、上記解析フィルタと上記合成フィルタとを繰り返し調整する最適化技術によって決定されたシステム。
7. 先行する請求項に記載のシステムにおいて、
ポリフェーズ分解は、フィルタリングが最小のデータレートで実行されるように用いられるシステム。
8. 先行する請求項に記載のシステムにおいて、
アナログ/デジタルコンバータのバンクは、残りのアナログ/デジタルコンバータよりも高い解像度で動作するアナログ/デジタルコンバータのサブセットを含むシステム。
9. 先行する請求項に記載のシステムにおいて、
上記サブバンドの帯域は不均一であるシステム。
10. 先行する請求項に記載のシステムにおいて、
上記第1のサブバンド信号は、解像度を増大するためのアナログ/デジタルコンバータによってオーバーサンプリングされたシステム。
11. 先行する請求項1及び5乃至10のうちの1つに記載のシステムにおいて、
上記解析フィルタバンクは遅散時間フィルタを備え、
上記変換器のバンクはデジタル/アナログコンバータを備え、
上記合成フィルタバンクは遅散時間フィルタを備えたシステム。
12. 先行する請求項に記載のシステムにおいて、
上記第1のサブバンド信号をベースバンドにダウンコンバートするように混合し、又はより高い周波数にアップコンバートするように混合するための混合回路をさらに備えたシステム。
13. 先行する請求項に記載のシステムにおいて、
上記サブバンド信号の別の処理のための特定アプリケーションのプロセッサのバンクをさらに備えたシステム。
14. 遅散時間と遅散時間との間で信号を変換するための方法であって、
解析フィルタバンクにおいて、広帯域入力信号を第1のサブバンド信号に分割すること、
アナログ/デジタルコンバータのバンクにおいて、上記第1のサブバンド信号を第2のサブバンド信号に変換すること、
合成フィルタバンクにおいて、上記第1のサブバンド信号の変換された近似である第3のサブバンド信号が発生するように、上記第2のサブバンド信号を再構築することを含む、
上記解析バンクと上記合成バンクのうちの1つは遅散時間フィルタを備え、その他の遅散時間フィルタを備えた方法。
15. 遅散時間信号を遅散時間信号に変換するための請求項14記載の方法において、
遅散時間解析フィルタのバンクにおいて、遅散時間広帯域入力信号を第1のサブバンド信号に分割するステップと、
アナログ/デジタルコンバータのバンクにおいて、上記第1のサブバンド信号を第2のサブバンド信号に量子化するステップと、
レート変換器のバンクにおいて、上記第2のサブバンド信号のデータレートを調整するステップと、
遅散時間サブバンド信号の遅散時間近似である第3のサブバンド信号を発生するための遅散時間合成フィルタのバンクにおいて、上記第2のサブバンド信号を再構築するステップとを含む方法。
16. 先行する請求項14-15のうちの1つに記載の方法において、
上記第3のサブバンド信号を、上記広帯域入力信号の変換された近似である広帯域出力信号に再合成するステップをさらに含む方法。
17. 先行する請求項14-16のうちの1つに記載の方法において、

上記システムの歪関数が完全な遅延値に収束するとともに、上記システムのエイリアジング関数がゼロに収束するように、上記解析フィルタと上記合成フィルタを繰り返し調整することによって、上記解析フィルタと上記合成フィルタを最適化するステップをさらに含む方法。

【発明の詳細な説明】

ハイブリッドフィルタバンクアナログ/デジタルコンバータ

発明の背景

デジタル信号処理のハードウェアとソフトウェアの急速な発展は、高速で高分解能のアナログ・デジタルコンバータへの需要を劇的に高めた。今日のアナログ・デジタル変換の最も普通の技法は、逐次近似、シグマ・デルタ、サブレンジ、フラッシュおよび時間インターリーブを含む。

アナログ・デジタルコンバータ技術の発展は、1秒あたりのサンプル数(Sa/s)で表されるサンプル速度とビット数で表される分解能との間のトレードオフを含む。現在、シグマ・デルタコンバータは、比較的低いサンプル速度(10kSa/s)で高分解能(20ビット)を提供するが、時間インターリーブコンバータは、高サンプル速度(8GSa/s)で低分解能(8ビット)を提供する。逐次近似(16ビット分解能で100kSa/s)、サブレンジ(14ビット分解能で1MSa/s)、フラッシュ(10ビット分解能で100MSa/s)を含むその他の技法については、サンプル速度、分解能およびコストは、時間インターリーブ技法とシグマ・デルタ技法との間に分布する。

最近、製造者は、時間インターリーブアナログ・デジタル変換の研究と開発を始めた。この技法では、低サンプル速度の1バンクの時間多重のアナログ・デジタルコンバータを組み合わせて、1つの高速、高分解能のアナログ・デジタルコンバータを実現する。この時間インターリーブアナログ・デジタル変換の主な欠点は、線形誤差と、バンク内の各コンバータの間の不適当な組み合わせが、このデバイスの全バンド幅にわたって混ぜ合わされ、システムの分解能を制限することである。時間インターリーブは、また、非常に正確なインターリーブクロック信号を必要とするのでタイミング誤差を生じ易く、これがこのシステムの速度と分解能を制限し、調和ひずみを生じる。さらに、バンク中の2つのコンバータ間の電圧オフセットは、コンバータに同じ入力電圧を異なったコードにデジタル化させることがある。これらのコンバータが連続的にデータを出力するので、出

力は、1つのコンバータの1つの期間に等しい期間を有する誤差信号を示すが、

各サイクルにおいて誤差がバンク内のコンバータの数に等しいオフセット誤差の数を含むので、周波数成分は増加することがある。したがって、この誤差源は、システムの有効解能を制限する調和ひずみスパー(spurs)を生じる。2個のコンバータの間の電圧ゲインの差も、各コンバータに同じ入力電圧を異なったコードにデジタル化させる。誤差の大きさは、入力電圧が大きくなるにつれ大きくなる。この基本的な限界を克服することは、各コンバータにおける誤差の減少を要求するので、困難である。個々のコンバータのゲインとオフセットは、外部の抵抗器で調節でき、残りの調和ひずみは、動的補償技法により減少できる。しかし、各コンバータで残っている線形性の誤差は、なお、システムの全バンド幅にわたり混ぜ合わされる。

離散時間直交(Quadrature)ミラーフィルタ(QMF)のバンクは、アントニオ・ペトラグリア(Antonio Petraglia)とサンジット・K・ミトラ(Sanjit K Mitra)著、「QMFバンクを用いた高速A/D変換」("High-Speed A/D Conversion and Measurement", IEEE Transactions on Instrumentation and Measurement, 41(3): 427-431 (1992, 6月))において説明されるように、アナログ・デジタル変換技法において用いられている。このシステムにおいて、離散時間切換コンデンサ解析フィルタは、広帯域入力信号を若干の隣接する周波数サブバンドに分解する。個々のアナログ・デジタルコンバータは、各サブバンドに割り当てられる。全コンバータは、共通のクロックにより駆動される。これらのサブバンドは、量子化ビットが割り当てられ、これにより各サブバンドにおける別々の解能調整を可能にする。離散時間インパルス応答合成フィルタは、各サブバンドを再構成し、他のサブバンドにより生じたエイリアジングを打ち消す。したがって、あるサブバンドに関連する誤差は、時間インタリーブアナログ・デジタル変換におけるように他のサブバンドの誤差と混ぜ合わされない。さらに、離散時間QMFバンクのアプローチは、極端に正確な時間的にゆめめられたクロック信号を必要としない。

離散時間QMFバンクアナログ・デジタルコンバータの第1の欠点は、切り替

えられるコンデンサが、信号対雑音の比を制限しうる切り替え雑音を導入し、こ

れによりシステムの解能と速度を制限することである。典型的な切り替えコンデンサフィルタは、約85dBの信号雑音比を有し、約150kSa/secのサンプル速度に制限される。これは、離散時間QMFバンクのバンド幅を制限する。

発明の概要

本発明は、高速で高分解能のアナログ・デジタル変換のための装置と方法にむけられる。「アナログ・デジタル」の用語は、ここでは、アナログからデジタルとデジタルからアナログへの両方を含む。本発明において、コンバータの量子化雑音と線形性誤差は、各コンバータ内に制限され、したがって、混ぜ合わされない。コンバータのバンクは、単独のクロックにより駆動され、時間の束縛を単純にする。合成フィルタは、残っているタイミング誤差を補償する。

圧縮処理、適応アレイ処理などのサブバンド符号化のため、本発明は、追加のハードウェアを用いる必要なしに直接チャネル化ができる。本発明は、非一様なチャネルバンド幅に従い、非常に大きな集積化(VLSI)において実行できる。本発明は、通常の離散時間QMFアレイのアーキテクチャの制限と短所を克服する。

本発明によれば、コンバータのバンクは、アナログデジタルコンバータの場合に、離散時間解析フィルタと離散時間解析フィルタとを備えるハイブリッドシステムに組み込まれる。離散時間フィルタと離散時間フィルタとの一体化は、設計の問題を提示するが、これは本発明により解決された。離散時間解析フィルタは、従来用いられてきた切り替えコンデンサフィルタの限界を克服することにより、システムの速度と解能とを向上する。離散時間解析フィルタは、連続時間広バンド入力信号を連続時間サブバンド信号に区分する。好ましい実施例では、アナログ・デジタルコンバータ、速度切り替え器および各バンドに対して備えられる。このアレイにおける個々のアナログ・デジタルコンバータは、サブバンド信号を2進ビットに量子化する。速度変化器は、アップサンプまたはダウンサンプの形式で、量子化されるサブバンド信号のデータ速度を増加または減少する。離散時間合成フィルタは、サブバンド信号を処理し、連続時間サブバンド信号の

離

散時間近似である信号を発生する。

加算器は、離散時間サブバンド信号を、連続時間広バンド入力信号の離散時間近似である離散時間広バンド入力信号に再構成するために設けることができる。離散時間補償器は、アナログ・デジタルコンバータにおける非線形挙動を補償できる。合成フィルタは、連続時間合成フィルタにおける利得誤差、エイリアジング(aliasing)誤差および非線形位相を補償できる。特定用途プロセッサは、離散時間への変換の前または後でサブバンド信号をさらに処理するために含まれる。非一様なサブバンドチャネルバンド幅は、一様なサブバンドチャネルバンド幅と同様に使用できる。本構造のアーキテクチャは、多チャネル並列アーキテクチャを多チャネルシステムのハイイレキに単純化するために使用できる。ウエーブレット型の構造は、非一様なチャネルバンド幅を要求するシステムのために使用できる。

デジタルアナログ変換の別の実施形態は、広バンド離散時間入力信号をサブバンドに区分する離散時間解析フィルタを使用する。各サブバンドは、それ自体のデジタル・アナログコンバータとサブバンドプロセッサとを割り当てられる。連続時間解析フィルタは、サブバンド信号を処理する。サブバンド信号は、広バンド連続時間出力信号を形成するように再構成できる。

この発明の好ましい実施形態では、ハイブリッドシステムは、Mチャネル(Mは整数)の、最大にデシメーションされて、並列で一様なバンド幅アーキテクチャからなる。この最大にデシメーションされた実施形態では、各サブバンドコンバータは、システムの有効サンプリング速度の $1/M$ でサンプリングをとる。広バンド入力信号は、M個の解析フィルタによりM個のサブバンドフィルタに区分される。デジタル・アナログ変換の場合、各サブバンド信号は、次に、Mの因子(ファクタ)でダウンサンプリングされる。各サブバンド信号は、次に、1つのコンバータを通り、アナログ・デジタル変換またはデジタル・アナログ変換がされ、次に、処理される。アナログ・デジタル変換の場合、サブバンド信号は、次に、Mの因子でアップサンプリングされる。次に、サブバンド信号は、M個の解析フィルタのバンドにおいて処理され、広バンド出力信号を構成するように再構成される。

より効率的な実行は、デジタル・アナログ変換の場合における解析フィルタ処理とサンプリング収集の順序、または、アナログ・デジタル変換の場合におけるアップサンプリング処理と合成フィルタ処理の順序を交換するポリフェーズ分解を用いる。これは、サブバンドデータ速度でのフィルタ処理を可能にする。最大にデシメーションされたシステムにおけるエイリアジング処理の影響を少なくし、分解能を向上するため、オーバーサンプリングを用いることができる。バンド内のアナログ・デジタルコンバータのサブセットは、選択されたサブバンドでのより大きなダイナミックレンジを要求する用途のための他のアナログ・デジタルコンバータより高い分解能で動作できる。サブバンドは、ベースバンドへダウコンバージョンされるように混合され、または、より高周波にアップコンバージョンされるように混合されて、アナログ・デジタルコンバータにおける高速、高精度のサンプリング回路の要求を軽減する。

最適化のアルゴリズムは、反復過程における解析フィルタと合成フィルタを決定する。この反復過程は、システムひずみ関数が完全な遅延に収束するように、そして、システムエイリアス処理関数が0に収束するように、合成フィルタと解析フィルタを増分的に調整する。

図面の簡単な説明

図1は、本発明によるアナログ・デジタル変換またはデジタル・アナログ変換のための一般的なハイブリッドフィルタバンクのブロック図である。

図2は、本発明による非理想的アナログ動作の補償のためのサブバンドプロセッサと離散時間補償バンクを備えるハイブリッドフィルタバンクアナログ・デジタル変換のブロック図である。

図3は、本発明によるMチャネルの、最大に $1/10$ がとられる、並列で、一様なチャネル幅のハイブリッドフィルタバンクアナログ・コンバータのブロック図である。

図4Aと図4Bは、フィルタ処理のための等価な方法のブロック図である。図4Aは、アップサンプリング処理に続くフィルタ処理を表す。図4Bは、アップサンプリング処理の前により低いデータ速度での効率的なフィルタ処理を可能に

するポリフェーズ分解を用いる等価な構造を示す。アナログデジタル変換の場合、これは、より低いデータ速度で効率的な合成フィルタ処理を可能にするために使用できる。

図4Cと図4Dは、フィルタ処理のための等価な方法のブロック図である。図4Cは、ダウンサンプリング処理に続くフィルタ処理を表す。図4Dは、ダウンサンプリング処理の後でより低いデータ速度での効率的なフィルタ処理を可能にする多位相分解を用いる等価な構造を示す。デジタルアナログ変換の場合、これは、より低いデータ速度で効率的な合成フィルタ処理を可能にするために使用できる。

図5Aは、本構造のハイブリッドフィルタバンクアナログ・デジタルコンバータのブロック図である。図5Bは、ウェーブレット型のハイブリッドフィルタバンクアナログ・デジタルコンバータのブロック図である。

図6は、本発明によるハイブリッドフィルタバンクデジタル・アナログコンバータのブロック図である。

図7は、本発明によるアナログ・デジタルコンバータのための解析フィルタに基づいて解析フィルタ $K_k(s)$ を計算し離散時間合成フィルタ $F_k(z)$ を計算するための最適化アルゴリズムのフロー図である。

好ましい実施の形態の詳細な説明

本発明のハイブリッドフィルタバンクは、全てが離散時間である種類のフィルタバンクよりも知られることの少ない新規な種類のフィルタバンクである。このハイブリッドフィルタの複雑さは、連続時間解析フィルタと離散時間合成フィルタとの関係にある。

図1は、一般的なハイブリッドフィルタバンクA/Dコンバータ11のブロック図である。解析フィルタバンク12は、広帯域の入力信号10をサブバンド信号12Aに分割する。各サブバンド信号12Aは、それ自身のA/Dコンバータおよびサブバンドプロセッサ14に割り当てられ、それらにおいてそのサブバンド信号12Aに対し変換および処理が行われる。合成フィルタバンク16は、変換および処理がなされたサブバンド信号14Aを更に処理する。合成サブバンド

信号16Aは、広帯域の出力信号20を作成するために、所望に応じて付加される加算器18において結合される。A/D変換については、連続時間解析フィルタ12および離散時間合成フィルタ16が使用されていて、その合成バンク16はデータレートを増大または減少させるデータレート変更器(data rate changer)を有している。D/A変換については、離散時間解析フィルタ12および連続時間合成フィルタ16が使用されていて、その解析バンク12はデータレートを増大または減少させるためのデータレート変更器を有している。データレート変更器は、サンプリング値の間に零値を挿入することによりデータレートを増大させるアップサンブラか、または、周期的にサンプリング値を捨てることによりサンプリングレートを減少させるダウンサンブラのいずれかである。

図1の実施形態は、ハードウェアの付加を必要とすることなく信号12Aおよび12Aにおいて広帯域の入力信号10をサブバンドにチャネル化するためのものである。これは、サブバンド符号化を行うアダプティブアレプロセッシングおよび圧縮手法のような応用において特に有用である。

離散時間補償器を有するハイブリッドフィルタバンクA/Dコンバータを、図2のブロック図に示す。従来技術で行われているように離散時間での解析フィルタリングの前に離散時間のスイッチドキャパシタで連続時間の広帯域入力信号2

2をフィルタリングするよりも、むしろ、図2の実施形態は、連続時間解析フィルタ24を使用することにより従来技術の限界を克服するものである。

連続時間広帯域入力信号22は、連続時間解析フィルタバンク24により連続時間サブバンド信号24Aに分割される。各サブバンドに対して一つのコンバータが対応づけられているA/Dコンバータ26のバンクは、連続時間サブバンド信号24Aを離散時間サブバンド信号26Aへと変換する。A/Dコンバータ26における非線形動作を補償するために、所望に応じて付加される離散時間補償器バンク28を使用してもよい。個々のサブバンドデータストリームに対する周波数依存の処理、例えばアダプティブアレプロセッシングおよび圧縮のために、所望に応じて付加される離散時間サブバンドプロセッサバンク30により、補償後の離散時間サブバンド信号28Aを更に処理してもよい。同様に、A/Dコ

ンパート26による量子化の前に連続時間サブバンド信号24Aを処理するため、所望に応じてサブバンドプロセッサ25を使用してもよい。結果として得られる信号30Aは、離散時間合成フィルタバンク32により更に処理され、その離散時間合成フィルタバンク32はデータレートを増大または減少させるデータレート変更器を有していてもよい。この合成フィルタ32は、解析フィルタ24における非線形の位相および利得誤差を補償するとともにエイリアシングを打ち消す。

離散時間合成フィルタバンク32の出力32Aは、連続時間サブバンド入力24Aに対する離散時間近似である。この合成フィルタバンク32は、所望に応じて付加される加算器34における再結合の際に、エイリアシングを打ち消し、サブバンド信号32Aを結合して広帯域連続時間入力信号22に対する離散時間近似である広帯域離散時間出力信号40とすると、信号を処理する。

A/Dコンバータ26における高速で高精度のサンプルホールド回路に対する要求を緩和するために、A/Dコンバータ26におけるサンプリングの前に、サブバンド24Aをミキサ27でミキシングしてベースバンドとしてもよい。これにより、より低いサンプリングレートでA/D変換が可能となり、コンバータバンクにおける広いアナログ帯域の制約を緩和することにより当該システムのダイナミックレンジが広がる。類似の構造を、D/A変換の場合における変換後に

サブバンド信号をミキシングしてより高い周波数とするために使用してもよい。

図3は、M-チャネルの、最大限に間引かれた、並列の、均一なチャネルの、ハイブリッドフィルタバンクA/Dコンバータを表すブロック図である。連続時間解析フィルタ $H_k(s)$ は、広帯域の連続時間入力 $u(t)$ をM個の連続的で均一な帯域幅のサブバンド信号 $x_k(t)$ へと分割する。各連続時間サブバンド信号 $x_k(t)$ は、そのシステムの実効サンプリングレートに $1/M$ の乗ぜられたサブバンドのレートでサンプリングするA/Dコンバータ42により離散時間へと変換される。離散時間に変換された各サブバンド信号 $\hat{x}_k(n)$ は、Mの率(a

factor of M)でアップサンプリングが行われる。アップサンプリングされた離

散時間の各サブバンド信号 $v_k(n)$ は離散時間解析フィルタ $F_k(z)$ によって処理される。結果として得られる信号 $y_k(n)$ は、広帯域離散時間出力信号 $y(n)$ を作成するために所望に応じて加算器46で結合される。

図3に示したハイブリッドフィルタバンクA/Dコンバータの特性の数学的な導出を次に説明する。最初の目標は、下記において式1~9で導出されるこの構成(architecture)に対する入出力関数(input/output function)を求めることである。第2の目標は、式17~22において $M=2$ に対して例が与えられるとともに式10~16において定義される1組の解析フィルタ $H_k(j\Omega)$ が与えられる完全な再構成(reconstruction)を提供する解析フィルタ $F_k(e^{j\omega})$ のフーリエ変換に対する式(expression)を見出すことである。

周波数領域では、 Ω_n ラジアン/秒に帯域制限された入力信号 $U(j\Omega)$ を各解析フィルタ $H_k(j\Omega)$ によりフィルタリングした結果が $X_k(j\Omega)$ である。

$$X_k(j\Omega) = U(j\Omega)H_k(j\Omega) \quad (1)$$

時間領域では、A/Dコンバータ42の誤差は、利得誤差 a_k とD/Cオフセット誤差 b_k としてモデル化することができる。

$$\hat{x}_k[n] = (1 + a_k)x_k[n] + b_k \quad (2)$$

A/Dコンバータ誤差の影響は、周波数領域においてエイリアシング誤差とともに

に見られる。A/Dコンバータ誤差の影響は、アンダーサンプリングによるエイリアシング誤差とともに周波数領域において見られる。ここで、Tをサンプリング周期とすると $T = M\pi/\Omega_k$ であり、

$$\hat{X}_k(e^{j\omega}) = \frac{1 + a_k}{T} \sum_{\ell=0}^{M-1} X_k\left(\frac{j\omega}{T} - \frac{j2\pi\ell}{T}\right) + b_k \sum_{\ell=0}^{M-1} 2\pi\delta(\omega - 2\pi\ell), \quad 0 < \omega < 2\pi \quad (3)$$

である。 $X_k(j\Omega)$ に対して代入を行うと、

$$\begin{aligned} \hat{X}_k(e^{j\omega}) = & \frac{1+a_k}{T} \sum_{\ell=0}^{M-1} U\left(\frac{j\omega}{T} - \frac{j2\pi\ell}{T}\right) H_k\left(\frac{j\omega}{T} - \frac{j2\pi\ell}{T}\right) \\ & + b_k \sum_{\ell=0}^{M-1} 2\pi\delta(\omega-2\pi\ell), \quad 0 < \omega \leq (M-1)2\pi \end{aligned} \quad (4)$$

Mの率でアップサンプリングを行った結果は、 $V_k(e^{j\omega})$ として表現される。

$$V_k(e^{j\omega}) = \hat{X}_k(e^{j\omega M})$$

$$\begin{aligned} & \frac{1+a_k}{T} \sum_{\ell=0}^{M-1} U\left(\frac{j\omega M}{T} - \frac{j2\pi\ell}{T}\right) H_k\left(\frac{j\omega M}{T} - \frac{j2\pi\ell}{T}\right) \\ & + b_k \sum_{\ell=0}^{M-1} 2\pi\delta(\omega M-2\pi\ell), \quad 0 < \omega \leq \frac{(M-1)}{M} 2\pi \end{aligned} \quad (5)$$

合成フィルタ $F_k(e^{j\omega})$ により $V_k(e^{j\omega})$ をフィルタリングした結果は、 $Y_k(e^{j\omega})$ として表現され、

$$Y_k(e^{j\omega}) = F_k(e^{j\omega}) V_k(e^{j\omega})$$

$$= \frac{1+a_k}{T} \sum_{\ell=0}^{M-1} F_k(e^{j\omega}) U\left(\frac{j\omega M}{T} - \frac{j2\pi\ell}{T}\right) H_k\left(\frac{j\omega M}{T} - \frac{j2\pi\ell}{T}\right)$$

$$+ b_k \sum_{\ell=0}^{M-1} F_k(e^{j\omega}) 2\pi\delta(\omega M-2\pi\ell) \quad (6)$$

$$Y(e^{j\omega}) = \sum_{k=0}^{M-1} Y_k(e^{j\omega}) \quad (7)$$

である。 $Y_k(e^{j\omega})$ に対して代入を行うと、再構成された広帯域の出力信号 $Y(e^{j\omega})$ は、

$$\begin{aligned} Y(e^{j\omega}) = & \sum_{k=0}^{M-1} \frac{1+a_k}{T} \sum_{\ell=0}^{M-1} F_k(e^{j\omega}) U\left(\frac{j\omega M}{T} - \frac{j2\pi\ell}{T}\right) \\ & \cdot \left(H_k\left(\frac{j\omega M}{T} - \frac{j2\pi\ell}{T}\right) \right. \\ & \left. + \sum_{k=0}^{M-1} b_k \sum_{\ell=0}^{M-1} F_k(e^{j\omega}) 2\pi\delta(\omega M-2\pi\ell) \right) \end{aligned} \quad (8)$$

となる。この総和演算を書き直すと、入力 $U(j\Omega)$ 、解析フィルタ $H_k(e^{j\omega})$ および合成フィルタ $F_k(e^{j\omega})$ により表現した出力 $(e^{j\omega})$ が得られる。

$$\begin{aligned} Y(e^{j\omega}) = & \sum_{\ell=0}^{M-1} U\left(\frac{j\omega M}{T} - \frac{j2\pi\ell}{T}\right) \\ & \cdot \left(\sum_{k=0}^{M-1} \frac{1+a_k}{T} F_k(e^{j\omega}) H_k\left(\frac{j\omega M}{T} - \frac{j2\pi\ell}{T}\right) \right. \\ & \left. + \sum_{k=0}^{M-1} b_k \sum_{\ell=0}^{M-1} F_k(e^{j\omega}) 2\pi\delta(\omega M-2\pi\ell) \right) \end{aligned} \quad (9)$$

この式は、関数 $T_p(e^{j\omega})$ および β を導入することにより簡単化される。

$$Y(e^{j\omega}) = \sum_{p=0}^{M-1} U\left(\frac{j\omega M}{T} - \frac{j2\pi p}{T}\right) T_p(e^{j\omega}) + \beta \quad (10)$$

ここで、

$$\begin{aligned} T_p(e^{j\omega}) = & \sum_{k=0}^{M-1} \frac{1+a_k}{T} F_k(e^{j\omega}) H_k\left(\frac{j\omega M}{T} - \frac{j2\pi p}{T}\right), \\ & 0 < \omega \leq \frac{(M-1)}{M} 2\pi \end{aligned} \quad (11)$$

であり、

$$\beta = 2\pi \sum_{k=0}^{M-1} b_k F_k(e^{j\omega}) \sum_{p=0}^{M-1} \delta(\omega M-2\pi p) \quad (12)$$

である。式10、11および12は、区間 $0 < \omega \leq \{(M-1)/M\} 2\pi$ におけるハイブリッドフィルタバンクA/Dコンバータに対する数学的な入力関数を記述するものである。

フィルタバンク構成の唯一の影響が遅延が待ち込まれることのみである場合に、完全な再構成が得られ、

$$Y(e^{j\omega}) = A e^{-j\omega d} U(e^{j\omega}) \quad (13)$$

である。したがって、ひずみ関数(distortion function) $T_0(e^{j\omega})$ は、純粋な遅延dに対応しなければならず、

$$T_0(e^{j\omega}) = A e^{-j\omega d} \quad (14)$$

である。また、 $1 \leq p \leq M-1$ のときのエイリアシング関数 $T_p(e^{j\omega})$ は、零に等しくなければならず、

$$T_p(e^{j\omega}) = 0 \quad (15)$$

である。 β は、A/DコンバータにおけるDCオフセット誤差に対応し、各A/Dコンバータのオフセット b_k を零に調整することにより零とされなければならない。

$$\beta = 0 \quad (16)$$

これらの制約条件を用いると、式11は、1組の解析フィルタ $H_k(e^{j\omega})$ が与えられる完全な再構成を提供する所望の合成フィルタ $F_k(e^{j\omega})$ のフーリエ変換に対する連立線形方程式として解くことができる。

一例として、 $M=2$ に対し、入出力関数は

$$Y(e^{j\omega}) = U\left(\frac{j2\omega}{T}\right)T_0(e^{j\omega}) + \tilde{U}\left(\frac{j2\omega}{T} - \frac{j2\pi}{T}\right)T_1(e^{j\omega}) + \beta \quad (17)$$

となる。完全な再構成のためには、ひずみ関数は純粋な遅延に等しくならなければならない。

$$\begin{aligned} T_0(e^{j\omega}) &= \frac{1}{T} (1+a_0)F_0(e^{j\omega})H_0\left(\frac{j2\omega}{T}\right) \\ &+ \frac{1}{T} (1+a_1)F_1(e^{j\omega})H_1\left(\frac{j2\omega}{T}\right) = e^{-j\omega\tau}, \quad 0 < \omega \leq \pi \end{aligned} \quad (18)$$

であり、エイリアシング関数は零に等しくなければならない。エイリアシング関数は零に等しくなければならない。

$$\begin{aligned} T_1(e^{j\omega}) &= \frac{1}{T} (1+a_0)F_0(e^{j\omega})H_0\left(\frac{j2\omega}{T} - \frac{j2\pi}{T}\right) \\ &+ \frac{1}{T} (1+a_1)F_1(e^{j\omega})H_1\left(\frac{j2\omega}{T} - \frac{j2\pi}{T}\right) = 0, \quad 0 < \omega \leq \pi \end{aligned} \quad (19)$$

である。また、DCオフセット誤差 β は零に設定されなければならない。

$$\beta = 2\pi \sum_{k=0}^1 b_k F_k(e^{j\omega})(\delta(\omega) + \delta(\omega - \pi)) = 0 \quad (20)$$

である。上記の連立方程式を $F_0(e^{j\omega})$ および $F_1(e^{j\omega})$ について解くと、完全な再構成を提供する合成フィルタのフーリエ変換は、

$$F_0(e^{j\omega}) = A e^{-j\omega\tau} \frac{T}{1+a_0} \cdot \left(\frac{H_0\left(\frac{j2\omega}{T}\right)H_1\left(\frac{j2\omega}{T} - \frac{j2\pi}{T}\right) - H_1\left(\frac{j2\omega}{T}\right)H_0\left(\frac{j2\omega}{T} - \frac{j2\pi}{T}\right)}{H_1\left(\frac{j2\omega}{T} - \frac{j2\pi}{T}\right)} \right) \quad (21)$$

および
となる。

遅延時間合成フィルタ $F_k(z)$ は、下記で説明される最適化を用いて、所望の周波数応答 $F_k(e^{j\omega})$ を近似するシステム関数(system function)を計算することにより求められる。合成フィルタの次数は、そのシステムで許容できる誤差のレベルにより決定される。高次の合成フィルタは、所望の周波数応答を低次の合成フィルタよりも正確に近似するため、再構成誤差を低減する。

ハイブリッドフィルタバンクA/Dコンバータの逆の構造のものは、遅延時間解析フィルタ、ダウンサンブラ、D/Aコンバータのアレイ、および遅延時間合成フィルタを使用するハイブリッドフィルタバンクD/Aコンバータである。ハイブリッドフィルタバンクA/Dコンバータ用に設計された遅延時間および遅延時間のフィルタを使用すると、ハイブリッドD/Aコンバータと同一の再構成誤差が生じることになる、ということを示すことができる。このD/Aコンバータは、図6に関連づけて下記において説明される。

図7に関して以下に述べる最適アルゴリズムは最適システム遅延 τ を算出し、正確な復元が可能な適当な解析および合成フィルタを形成する。ほぼ完全な復元解決法は遅延時間の完全な復元解決法を近似することにより設計可能であるが、良い近似を得るには高次フィルタが必要となる。下記の最適アルゴリズムはハ-

ドウェア的な効力を必要としない概略完全復元ハイブリッドフィルタバンクを算出する。

上記アルゴリズムは、解析フィルタ最適化処理部と、それに続く合成フィルタ最適化処理部の2つのセクションを有する。所定のローパス連続時間解析フィルタ $H_0(S)$ から、解析フィルタ最適化処理部は残りのバンドパスフィルタ $H_k(S)$ 、ただし $1 \leq k \leq M-1$ 、とシステム遅延 d を算出し、復元誤差を最小にする。最適化処理部は $0 \leq p \leq M-1$ における関数 $T_p(e^{j\omega})$ のサンブルを算出し、解析フィルタ $H_k(S)$ とシステム遅延 d を、歪み関数 $T_0(e^{j\omega})$ が可能な限り完全遅延 $e^{-j\omega d}$ に近接し、 $1 \leq p \leq M-1$ におけるアラリアジング関数 $T_p(e^{j\omega})$ が可能な限りゼロに近接するように、繰り返し調整する。上記アルゴリズムはマトラブ (Matlab) 多変数最小化アルゴリズム $fmin$ により最小二乗エラー判定基準を採用している。

上記算出された解析フィルタ $H_k(S)$ とシステム遅延 d により、合成フィルタ最適化処理部は復元エラーを最小にする合成フィルタ $F_k(Z)$ を算出する。1つの方法としてシステム関数 $F_k(Z)$ を算出するマトラブ関数 (`infreq`) があり、該システム関数のフーリエ変換は理想的なフーリエ変換を近似する。このようなアルゴリズムは粗い解式を提供するには十分速いが、最高度の正確さが可能な復元を提供することは不可能である。このアルゴリズムは上記合成フィルタ最適化処理で使用されエイリアジング (`aliasing`) 関数 $T_p(e^{j\omega})$ を検出する。

上記解析フィルタ最適化処理部と同様に、合成フィルタ最適化処理部は、マトラブ (`Matlab`) 多変数最小化アルゴリズム $fmins$ により関数 $T_p(e^{j\omega})$ における最小二乗エラー判定基準を最小にするために、合成フィルタ $F_k(Z)$ を繰り返し調整する。アルゴリズムが上記解析フィルタ最適化処理において算

出された解析フィルタを使用するときに最良の結果が得られるが、どんな解析フィルタの設定に対しても機能し、(バックワース、チェビシェフ、または楕円形フィルタ) などの標準型フィルタの使用が可能である。合成フィルタ最適化処理

はまたハードウェア解析フィルタの測定に基づいて合成フィルタを最適化することによりハードウェアシステムの正確な目盛設定を可能にする。

図3の技法は、システムの効果的なサンブル速度で動作する非常に高速度動作が可能な合成フィルタ $F_k(Z)$ を必要とする。図3からアップサンブラ48と合成フィルタ $F_k(Z)$ との結合は図4Aにおいて再生される。図4Bに示すポリフェーズ分解技法は図4Aに示す結合と同等である。ポリフェーズ分解は、合成フィルタ $R_k(Z)$ がアップサンプリング前に実行されるように、その配列順序を再構成する。合成フィルタ $R_k(Z)$ はアナログ/デジタルコンバータの低サンブル速度、すなわちシステムの有効サンブル速度の $1/M$ 倍の速度で行われる。ポリフェーズ分解は、各アップサンブラ44と長さ $LFI R$ の合成フィルタ F_k と、 M 個のアップサンブラ50が後続する M 個の長さ L/M のフィルタ $R_k(Z)$ とを置き換える。上記処理は各サブバンドごとに M 個のフィルタを必要とするが、各フィルタはより少ない係数を有する。同様のポリフェーズ分解構造は、デジタル/アナログ変換の場合でのサブバンドサンブル速度で解析フィルタリングを可能にするために使用可能である。

アナログ/デジタルコンバータがハイブリッドフィルタバンクの有効サンプリング速度よりも高速度でサンプリングを行うオーバーサンプリングシステムでは、図4Cに示すように、フィルタリングおよび変換処理後にダウンサンプリング処理が必要となる。図4Dはポリフェーズ分解の実施例を示し、変換された信号 $x_k(n)$ は最初にダウンサンプリング処理51によりデータレートが低下され、その後合成フィルタ $R_k(Z)$ によってフィルタ処理される。この実施例では、フィルタリング処理 $R_k(Z)$ は低データレートで行われる。一般的には、図4Bおよび図4Dに示すポリフェーズフィルタリング処理方法は、データレート変換とフィルタ処理とを相互変換することにより、低データレートでフィルタ処理を可能とするために使用できる。

エイリアジング処理を低減させるための1つの技法は、解析フィルタカットオフの傾斜と阻止帯域の減衰を増大させることである。しかし、この方法ではハードウェアがより複雑となる。他の改良技法としてオーバーサンプリングがある。図

3に示す最大限にデシメーションされた技術は、規定により、エイリアシング処理用に許容差のない理論的限定ナイキストのサンプリングレートで動作することである。オーバーサンプリングではアレーにおける各コンバータに割り当てられた周波数チャンネルを広げ、したがってチャンネルはオーバーラップすることになる。このことはエイリアシング処理を低減するための解析フィルタ $H_k(S)$ ではあまり重要ではなく、鋭角的なカットオフの傾斜と高い阻止帯域の減衰の条件を軽減させ、ハードウェアの必要性を低減した低次解析フィルタ $H_k(S)$ 装置の構成を可能にする。オーバーサンプリングはまた量子化ノイズを信号から分離し、ノイズは合成フィルタでフィルタ処理によって除去され、システムノイズを低減するとともにシステム分解能を高める。サンプリング速度の4つの各要素は1有効ビットにより分解能を高める。オーバーサンプリングを使用するアナログ/デジタルコンバータの場合では、変換されたサブバンド信号は合成フィルタリング処理の後ダウンサンプリング処理を施す必要がある、なぜなら、オーバーサンプリングシステムでは、個々のコンバータはシステム全体の有効サンプリングレートよりも高レートで動作することがあるからである。

Mチャンネルハイブリッドフィルタバンクは簡潔な構成として1本の木構造状に配置した連続するマルチチャンネルブロックを形成することができる。これにより最適化アルゴリズムと設計工程が簡潔となる。図5Aはアナログ/デジタル変換用2チャンネル木構造のブロック図である。解析フィルタバンク52は、入力信号 $u(t)$ を複数のサブバンドに分離する階層的な組の連続時間解析 $H_0(S)$ と $H_1(S)$ を有し、該サブバンドは連続時間解析フィルタ $H_{00}(S)$ 、 $H_01(S)$ 、 $H_{10}(S)$ 、 $H_{11}(S)$ によりさらに分割される。各サブバンド信号は離散時間53、アップサンブル54に変換され、その後、階層的離散時間合成フィルタバンク55で処理され再結合される。望ましくない時間消費されうるMチャンネルシステムの最適化よりもむしろ、最適化は一連の2チャンネル最適化処理

に低減される。この実施例は2チャンネルブロックに限定されるものではなく、また2レベルの階層に限定されるものでもない。この技法はまたデジタル/アナ

ログ変換にも適用可能である。

本発明はまた図5Bに示すような小波形状の構成においても実施可能である。連続時間入力信号 $u(t)$ は連続時間解析フィルタ $H_0(S)$ によってサブバンド信号に分割される。サブバンド信号 $u_1(t)$ の一方はさらに解析フィルタ $H_1(S)$ によりさらに小さなサブバンド $u_2(t)$ に分離され、各サブバンド信号は離散時間56とアップサンブル57に変換される。サブバンドは小波構成の合成フィルタバンク58で再結合される。この構成は多数分解能または小波解析用の非均一チャンネル帯域幅を必要とするシステムにおいて適用される。この技法は、例えば、低周波数で広帯域幅を必要とするオーディオ適用装置において好適である。

本発明はまた、選択周波数帯域でさらにダイナミック領域を必要とする適用のために、サブバンドのサブセットにおいて高分解能アナログ/デジタルコンバータを有することも可能である。例えば、あるサブバンドは高次の量子化ビットを有するコンバータを用いることも可能である。または、あるサブバンドは高レートでサンプリング処理されることも可能である。

図6は本発明にかかるMチャンネル、最大削減、平行、均一チャンネルのハイブリッドフィルタバンクデジタル/アナログコンバータのブロック図である。広域離散時間入力信号 $u(n)$ は離散時間解析フィルタ $H_k(Z)$ により離散時間サブバンド信号 $u_k(n)$ に分割される。サブバンド信号 $u_k(n)$ はダウンサンプリング処理60され、そのダウンサンプリング処理された信号 $\tilde{x}_k(n)$ はデジタル/

アナログコンバータ62のバンクにより離散時間から連続時間に変換される。その連続時間サブバンド信号 $x_k(t)$ は連続時間合成フィルタ $F_k(S)$ によりさらに処理され信号 $y_k(t)$ を発生し、離散時間サブバンド信号 $u_k(n)$ の連続時間近似となる。連続時間サブバンド信号 $y_k(t)$ は加算器64で結合され広域連続時間出力信号 $y(t)$ を形成し離散時間広域入力信号 $u(n)$ の連続時間近似とすることも可能である。図6に示すデジタル/アナログ変換技法は、ポリ

フェーズ分解、木構造、ウェーブレット構造、サブバンド処理、サブバンド補償

およびオーバーサンプリングを含むここに記載の実施例いずれによっても実現可能であるが、これらの実施例に限定されるべきではないことに留意すべきである。

図7は解析フィルタ $H_k(S)$ と合成フィルタ $F_k(Z)$ とを最適化するためのアルゴリズムのフロー図である。アルゴリズムは2つの工程92と94に分類される。第1の段階92では、解析フィルタ $H_k(S)$ が算出され、合成フィルタ $F_k(Z)$ は復元エラーを最小にするように近似される。第2の段階94では、最良の合成フィルタが算出されて復元エラーを最小にする。各段階では、アナログ/デジタルコンバータのDCオフセットエラー β は0に設定されたものとして、システムの出入力関数が算出され、次にエラー関数が算出される。エラー関数は処理結果の出入力関数と理想遅延との差を定量化する。このデータは、復元エラーを低減するためのフィルタにおいて他の推論を行うために使用される。この処理工程はエラーが各段階で所定のしきい値以下になるまで繰り返される。

第1の段階92では、マトラブ(Matlab)ルーチンfminsなどの標準変数最小化ルーチンを用いて解析フィルタ $H_k(S)$ とシステム遅延 d に対して推定がおこなわれる(ステップ80)。次に、マトラブ(Matlab)ルーチンinvfreqzなどの標準フィルタ近似ルーチンを用いて周波数応答曲線を最適周波数応答に適用することによって(ステップ82)合成フィルタ $F_k(Z)$ が大まかに近似される。次に $T_k(e^{j\omega})$ が検出され(ステップ84)、 $T_k(e^{j\omega})$ におけるエラーがしきい値レベル以下か否かが決定される(ステップ86)。エラーがしきい値以下でない場合、第1の段階92の他の繰り返し動作が要求され、処理はエラーがしきい値以下になるまで標準最小化アルゴリズムを用いて解析フィルタ $H_k(S)$ を調整し続ける。エラーがしきい値以下になればアルゴリズムは第2の段階94に進む。

第2の段階94では、所定の解析フィルタ $H_k(S)$ 、合成フィルタ $F_k(Z)$ が算出され、復元エラーを最小化する。解析フィルタ $H_k(S)$ の応答が測定される(ステップ87)。次に、 $T_k(e^{j\omega})$ におけるエラーが検出される(ステップ88)。次に、 $T_k(e^{j\omega})$ におけるエラーが所定のしきい値以下か否かが決定

ッ

される(ステップ90)。エラーがしきい値以下でない場合は、エラーを最小化するように標準最小化アルゴリズムを用いて合成フィルタ $F_k(Z)$ が調整される(ステップ96)、第2の段階94の他の繰り返し工程が要求される。エラーがしきい値以下の場合は(ステップ90)、解析フィルタ $H_k(S)$ と合成フィルタ $F_k(Z)$ が決定される。

実際には、解析フィルタ $H_k(S)$ の周波数応答を測定して(ステップ87)実際の変換関数を決定しなければならない、なぜなら最適化処理の第1の段階92で算出された解析フィルタはハードウェアでは決して理想的に実現されないからである。最適化アルゴリズムにおけるエラー関数は正確な解析フィルタの振幅と g 個の等距離の空間周波数点での位相データとを必要とする。1つの方法として g 個の等距離の空間周波数での解析フィルタの周波数応答を直接測定する方法がある。正確な測定が必要とされ、さもなければ復元は劣化される。

合成フィルタの順番は、理想的な解決にどこまで正確に接近することができるかに対し強い影響を及ぼす。FIR合成フィルタに対し最善しが決定されれば、システムの最適遅延 d の初期推定は $L/2$ で設定される。この選択の理論的根拠は、インパルスレスポンス係数の大きさは d 番目係数の近傍において最大となり、そこを中心に両側に減衰する点にある。 d をインパルスレスポンスの半分の最善に選択することは、最も重要な(上位の)係数がインパルスレスポンスの最終長によって先鋭化されないことを保証する。

A/Dコンバータにおけるゲインエラー a_k およびオフセットエラー b_k を測定する必要がある(ステップ87)。純粋な正弦波をサンプリングする際において、A/Dコンバータから発生される高調波の振幅を測定することにより、A/Dコンバータの非直線的なカーブを推論することができる。ここにおいて、0次の項はオフセットエラー b_k に相当し、これは0になるようにすべきであり、1次の項はゲインエラー a_k に相当する。

最小化されるべきエラー関数 $T_k(e^{j\omega})$ を計算する。上述したように、フィルタバンクの構成の影響が遅延をもたらすことだけに限られている時に最適な再構成が得られる。したがって、ひずみ関数 $T_0(e^{j\omega})$ は可能な限り最適遅延A

$e^{-j\omega d}$ に近付けるべきであり、エイリアシング関数 $T_p(e^{j\omega})$, $1 \leq p \leq M-1$, は可能な限り0に近付けるべきである。 $\varepsilon_0(\omega)$ は、特定周波数 ω において、必ずみ関数 $T_0(e^{j\omega})$ と理想遅延 $Ae^{-j\omega d}$ (共に実数部および虚数部の平方された差を示す。

$$\varepsilon_0(\omega) = [\operatorname{Re}\{T_0(e^{j\omega})\} - \operatorname{Re}\{Ae^{-j\omega d}\}]^2 + [\operatorname{Im}\{T_0(e^{j\omega})\} - \operatorname{Im}\{Ae^{-j\omega d}\}]^2 \quad (23)$$

$\varepsilon_p(\omega)$ は、特定周波数 ω において、エイリアシング関数 $T_p(e^{j\omega})$ と0 (共に実数部および虚数部) の平方された差を示す。

$$\varepsilon_p(\omega) = \operatorname{Re}\{T_p(e^{j\omega})\}^2 + \operatorname{Im}\{T_p(e^{j\omega})\}^2, 1 \leq p \leq M-1 \quad (24)$$

したがって、周波数 ω において、最適な遅延が得られれば、 $\varepsilon_0(\omega)$ および

$\varepsilon_p(\omega)$ は共に0である。システムにおいては、全ての周波数域において可能な限り最適な遅延に近付けるべきであり、全エラー関数はサンプル $\varepsilon_0(\omega)$ および $\varepsilon_p(\omega)$ を g で均等割り振られた周波数で収集し、全周波数帯域において最適化がなされることを保証すべきである。アルゴリズムによって最小化される全エラー関数は、次式で表される。

$$g-1 \quad M-1 \\ \varepsilon = \sum_{n=0} \sum_{p=0} E_p \varepsilon_p \frac{(\pi n)}{g} \quad (25)$$

ここで、 E_p は重み付け係数であり、エイリアシングエラーまたは必ずみエラーのいずれかを低減するのに用いられる。

エラー関数 ε において検査されるべき周波数点 g の数を決める必要がある。もし L が各合成フィルタの長さとなれば、最小化は $M \cdot L$ 個 (M 個の有限インパルスレスポンス合成フィルタと L 個の係数) の変数を有する変換関数に対してなされる。もし、 g が $M \cdot L$ に選ばれたとすれば、入力/出力関数は周波数レスポンス測定点間において比較的スムーズである。すなわち、そのアルゴリズムにより、アルゴリズムがサンプリングする g 個の周波数点だけでなく、全周波数帯域において、レスポンスが最適化されることが保証される。例えば、 $M=2$ システムにお

いては、合成フィルタの長さ $L=64$ に選ばれたとすれば、 ε エラー関数の評価を $g=128$ の均等に割り振られた周波数において行うことは最低限必要なことである。

全エラー関数 ε は、分析フィルタ $H_k(s)$ 、ゲインエラー a_k 、合成フィルタ $F_k(z)$ の関数である。 $H_k(s)$ および a_k は最初に測定され、 $F_k(z)$ については初期推定がなされる。第1ステージ92および第2ステージ94のいずれにおいても、 ε の最小化は数字の処理によって行われ、例えばMatlabTM 関数 `fminsearch` のルーチンを用いて行われる。マットラブ (MatlabTM) 関数 `fminsearch` は、ネルダー-ミード シンプレックス (Nelder-Mead simplex) 検索を用い、フィルタ $F_k(z)$ 、 $H_k(z)$ を繰り返し調整し、システム遅延 d を用い、エラー ε を最小化する。このアルゴリズムは直接検索を行うので、他からの引用情報を必要と

しない。ここで、アルゴリズムが動作して、エラーを最小化するために必要な変数の数を C とする。 C 次元空間におけるシンプレックスは、 $C+1$ の個別のベクトルで特定され、それらは頂点を示す。2次元空間においては、シンプレックスは三角形であり、3次元空間においては、シンプレックスは三角錐である。検索の各ステップにおいて、現在のシンプレックスの中またはその近傍に新しい点が生成される。新しい点において、エラー ε が評価される。ステップ88においては、シンプレックスの各頂点におけるエラー ε の値が比較され、通常、1つの頂点は新しい点と置き換えられ、新たなシンプレックスが生成される (ステップ80, 96)。このステップは、シンプレックスの直径が所定の許容値内になるまで繰り返行われる (ステップ86, 90)。

ハイブリッドフィルタバンクのA/Dコンバータの構築は、常に実行可能な効率の良い自動計算ルーチンを含む。1つの計算方法には、連続的分析フィルタに既知の広帯アナログ信号の注入を含み、その後、合成フィルタの最適化が行われ、元の連続的信号を最適な形で数学的に再構成する。この方法によれば、測定およびモデル化に伴うエラーは除かれる。何故ならば、この方法は、分析フィルタの動作に基づくシステムを直接最適化するからである。この方法においては、コンピュータ計算は集中的に行われるが、初期計算が終われば、後の計算は、通常

の頻度で中程度の計算量で行うことができる。Mチャンネルの場合の計算のコンピュータ構成は、図5Aに示すツリー構造により2つのチャンネルブロックを繰り返し連続して用いる構成にすることにより簡略化することができる。

分析フィルタ型は合成フィルタの再構築の正確さに影響を及ぼす。また、再構築の正確さは、分析フィルタの順番、リップル、群遅延によっても決まる。最適化アルゴリズムの第1ステージ92によりデザインされた分析フィルタに加えて、いくつかの標準型の分析フィルタについて、楕円、チェビシェフI (Chebyshev. I), パターワース (Butterworth) 等の実験が行われた。これらの実験により、再構築の正確さは分析フィルタの順番にはほとんど依存していないことが示された。しかしながら、ストップバンドのより大きな減衰を有する下位の分析フィルタは、A/Dコンバータの直線性におけるエラーおよび量子化エラーについて

より多くの帯域外の減衰を示した。タイムインターリーブされたA/Dコンバータにおけるエラーが混合されるように、直線性におけるエラーおよび量子化エラーは、サブバンドチャンネルに混合され、全体においてひずみを助長している。なお、このA/Dコンバータのエラーを、上述したハイブリッドバンド構成の数学的再構築エラーと混同すべきでない。パスバンドリップルや可変群遅延を有するフィルタ、例えば、チェビシェフ (Chebyshev) フィルタや楕円フィルタは低い再構築制度を有する。パターワース (Butterworth) フィルタの場合は、よりよい再構築が得られた。これは、パターワース (Butterworth) フィルタにはパスバンドリップルがなく、かつ、群遅延が比較的一定であるからである。最も良い分析フィルタは、最適化アルゴリズムの第1ステージ92に基づいてデザインされたものである。

合成フィルタは、サンプリされた映像を抑制し、エイリアジングをキャンセルし、分析フィルタのリップルや非線形位相の補償することにより信号を再構築する。合成フィルタの順番により対象物の正確さがどの程度まで満たされるかが決定される。分析フィルタのカットオフスロープやストップバンド減衰を増やすことにより、エイリアジングの量を減らすことが可能となる。これにより、合成フ

ィルタに課されたエイリアジングの除去の要求が緩和され、再構築の正確さを改善することができる。これはまた、バンド外の減衰を増大し、周波数バンド間における量子化ノイズや直線性におけるエラーを抑制する。

7次のアナログ式パターワース (Butterworth) 分析フィルタと、最適化アルゴリズムの第2ステージ94により最適化された16ビットデジタル式合成フィルタであって、長さ64の有限インパルスレスポンスをもったものとする2チャンネル式ハイブリッドフィルタバンクシステムがシミュレートされた。このシステムにより、0dBひずみから平均0.113dBの変位 ($\omega = \pi$ ラジアン/秒において3.13dBの最大ひずみ)、-81.5dBの平均エイリアジング ($\omega = 0$ ラジアン/秒において-42.1dBの最大エイリアジング)、および32サンプル点においてほとんど一定した群遅延が観測された。エラーは $\omega = 0$ および $\omega = \pi$ の近傍に集中し、システムの有効なバンド領域においてはほとんど影響

がなかった。エイリアジングはスペクトルの93%の帯域にわたって-68dB以下に低減された。理想的なnビットのA/DコンバータのSN比は $6.02n + 1.76$ dBであるので、エイリアジングエラーはシステムの雑音レベルにあるとすれば、このシステムは約11ビットの分解能を有するA/Dコンバータに匹敵する。

第2ステージ94により最適化された16ビットの係数FIRデジタル合成フィルタと、長さが64で第1ステージ92により最適化された7次のアナログフィルタを有するシステムがシミュレートされた。最適化されたこのシステムは、0dBひずみから平均0.00095dBの変位 (0.0045dBの最大ひずみ)、-108dBの平均エイリアジング ($\omega = 0$ ラジアン/秒において-42.3dBの最大エイリアジング)、および34サンプル点においてほとんど一定した群遅延が観測された。エイリアジングはスペクトルの95%の帯域にわたって-47dB以下に低減された。したがって、この最適化されたハイブリッドフィルタバンクは、約12ビットの分解能を有するA/Dコンバータに匹敵する。フィルタデザインアルゴリズムの結果によれば、パターワースのハイブリッドフィルタバンクにおける二乗平均再構築エラーは、最適化されたフィルタバンクの同エラ

一よりも46倍大きい。

広帯域バンドの入力を用いたシュミレーションから得られた結果によれば、およそ30dBの帯域外の減衰がみられた。このことは、直線性におけるエラーや、一連のA/Dコンバータアレイにおける各コンバータのミスマッチがいかにチャンネル間において30dBほど抑圧されるかが示され、これらエラーやミスマッチは、タイムインターリーブされたA/Dコンバータにおけるように、合成されない。例えば、2つの12ビット25MSa/s A/Dコンバータを用いた50MSa/sタイムインターリーブシステムについてテストが行われた。A/Dコンバータ間におけるミスマッチがあるので、システムにおけるスプリアスのないダイナミックレンジは56.7dB、すなわち9.1ビットのみである。対応する2チャンネル50MSa/sハイブリッドフィルタバンクA/Dコンバータにおいては、ミスマッチを混合しないので、分解能は一連のA/Dコンバータアレイ

0

中で一番悪いものに限定され、このテストにおいてはスプリアスのないダイナミックレンジは82.2dB、すなわち13.4ビットであった。

完成度高く作られたハイブリッドフィルタバンクA/Dコンバータにあつては、8ビットの分解能であれば8GSa/sのサンプリングレートを越え、16ビットの分解能であれば2MSa/sのサンプリングレートを越えるものとなる。

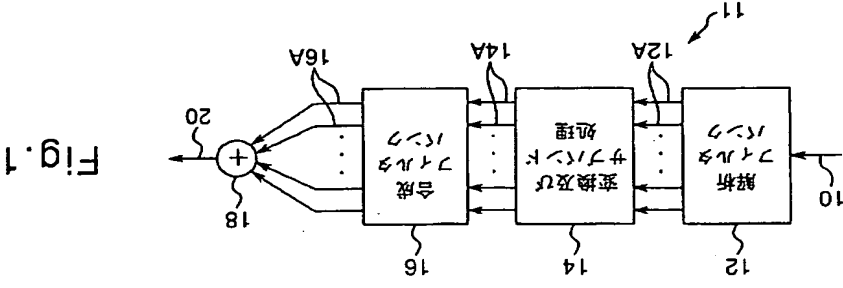
フィルタデザインアルゴリズムは、アナログ分析フィルタおよびデジタル合成フィルタを最適化し、エイリアジングを無くし、リップル、非線形位相、アナログ分析、フィルタの不完全な設定を補償し、ほぼ完璧な再構築されたハイブリッドフィルタを形成する。ハイブリッドフィルタバンクは、一連のA/Dコンバータを孤立化し、A/Dエラーがチャンネル間において混同しないようにすることにより、従来のもものと比べ、スビードを上げ、かつ分解能を向上させることができる。実験はA/Dシステムについて行われたが、本発明に係る適正化アルゴリズムはD/Aシステムについても同様に適用可能である。

本発明のより詳しい構成は、スコット・リチャード・ベラクエズ氏による1994年のマサチューセッツ工科大学の修士論文 (Massachusetts Institute of

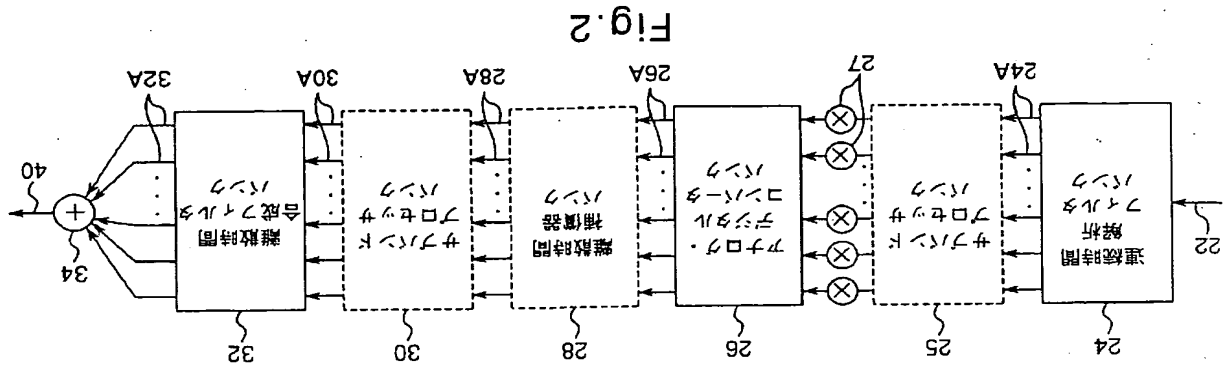
Technology M.S. Thesis of Scott Richard Velazquez, 1994) に開示されており、その内容は本願の内容の一部を構成する。

好ましい実施例に基づいて本願発明は詳細に説明したが、当業者にはわかるように、請求の範囲に特定される範囲内においては、種々の変形や改良は本願発明に包含されるものである。

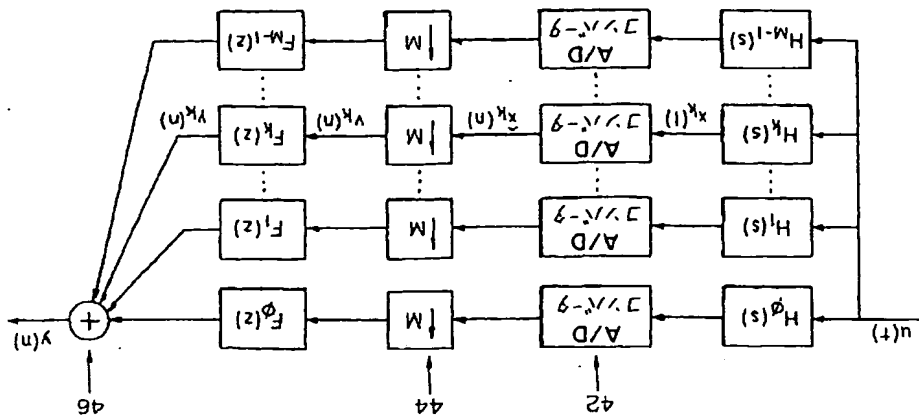
【図1】



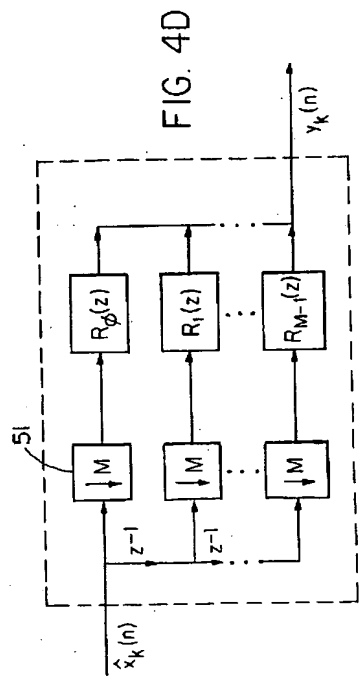
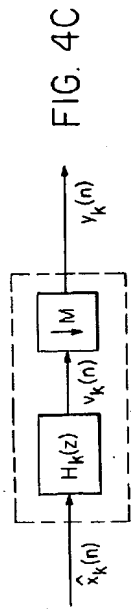
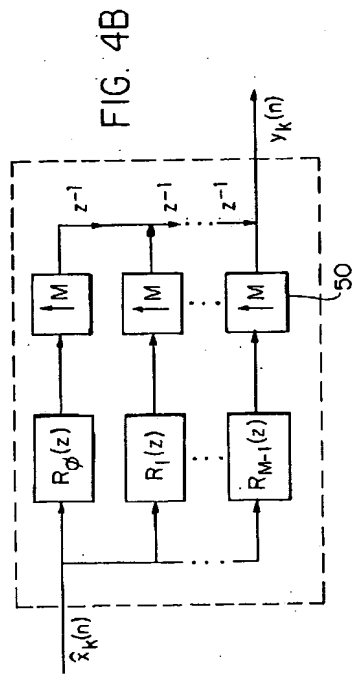
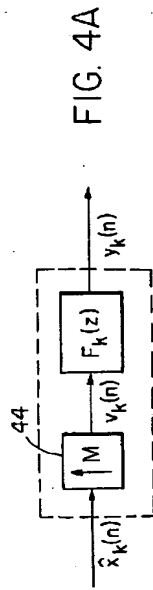
【図2】



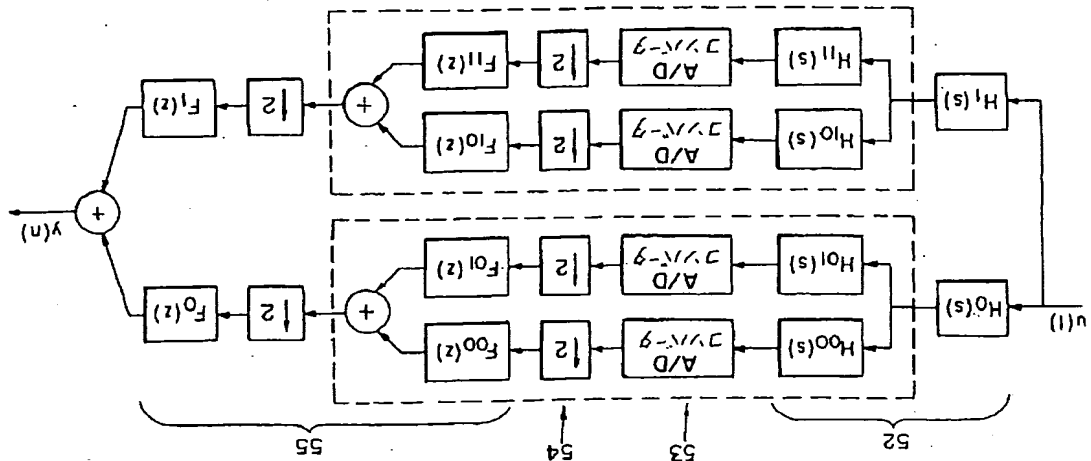
【図3】



【図 4】



【図 5】



【图 5】

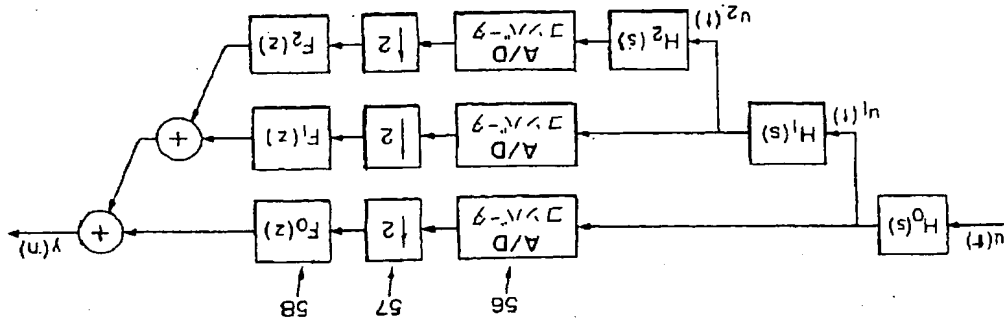


FIG. 5B

【图 6】

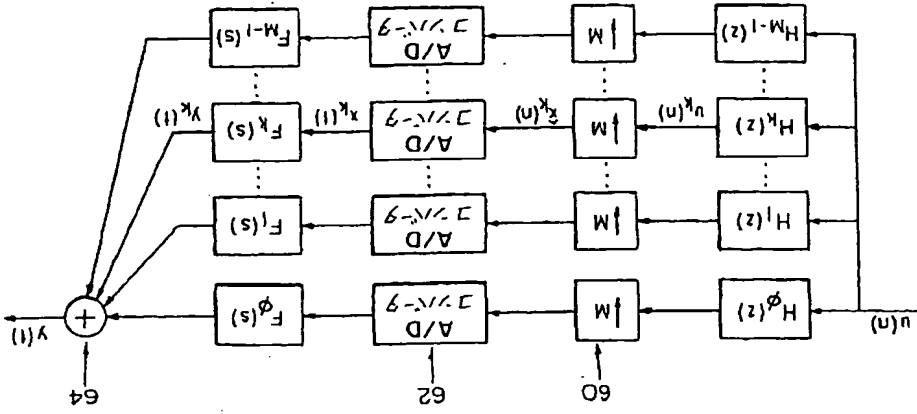


FIG. 6

【图7】

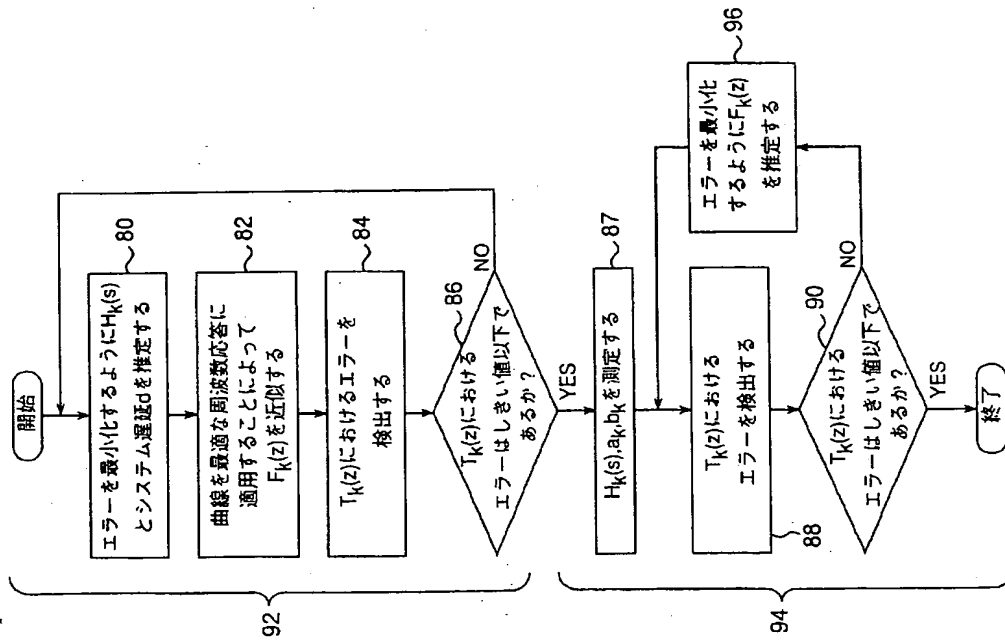


Fig. 7

【國際調查報告】

INTERNATIONAL SEARCH REPORT

INTERNATIONAL SEARCH REPORT		International No. PCT/US 95/13916	
A. CLASSIFICATION OF SUBJECT MATTER IPC 6 HO3H17/02			
According to International Patent Classification (IPC) or to both national classification and IPC B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC 6 HO3H			
Documentation searched other than minimum documentation to the extent that such sections are included in the fields searched			
Electronic data base consulted during the international search (name of data base and, where practical, search terms used)			
C. DOCUMENTS CONSIDERED TO BE RELEVANT		Refrains to claim No.	
Category	Citation of document, with indication, where appropriate, of the relevant passage	Refrains to claim No.	
A	IEEE TRANSACTIONS ON INSTRUMENTATION AND MEASUREMENT, vol. 41, no. 3, June 1992 NEW YORK US, pages 427-431, A. PETRAGLIA ET AL 'HIGH-SPEED A/D CONVERSION INCORPORATING A QMF BANK' cited in the application see the whole document	1,2,4,5; 10,14,15	
Further documents are listed in the continuation of box C.		Patent family members are listed in annex.	
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "G" earlier document but pertinent on or after the international filing date "L" which may show priority claims or which is cited to establish the publication date of another claim or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document prior to the international filing date but later than the priority date claimed			
"T" two documents pertinent after the international filing date which are cited in the international search report in order to elucidate the principles or theory underlying the invention "X" document of particular relevance the claimed invention is not known to the applicant at the time of filing the application "Y" document of particular relevance the claimed invention cannot be considered to prevent an invention in any case the applicant is not aware of at the time of filing the application, such combination being obvious to a person skilled in the art "Z" document member of the same patent family			
Date of the actual completion of the international search		Date of making of the international search report	
6 March 1996		10 04 96	
Name and mailing address of the ISA European Patent Office, P.O. Box 5111 Frankfurt 2 Tel. (+31-70) 340-2046, Telex 31 631 spe de Fax (+31-70) 340-2016		Authorized officer Complicers, C	

フロントページの続き

(51)Int. Cl. ⁶	識別記号	FI	
H03H 17/02	661	H03H 17/02	661E
H03M 1/12		H03M 1/12	C

(72)発明者 ニューエン、トルオング・キュー
アメリカ合衆国53705ウィスコンシン州
マディソン、ノース・ミッドベイル・ブー
ルバード 305番 アパートメント・ビー
(72)発明者 ブロードストーン、ステイプン・アール
アメリカ合衆国01801マサチューセッツ州
ウオーバム、ハモンド・ブレイス14番

【要約の続き】
施例は、デジタル・アナログ変換のために、離散時間解
析フィルタと連続時間合成フィルタを用いる。